

CAEスマートベクトルアクセラレータ の実現に向けて

CAE計算環境研究会 技術部会 部会長 北村 俊明

2015/5/29

1

スマートベクトルアクセラレータ 開発の目標

- ❖ ツールメーカーや内製ソフト開発者が容易にプログラミングできるように、コンパイラによる自動最適化可能なハードウェア・アーキテクチャであること
- ❖ 利用環境に依存しない、仮想デスクトップのような使用形態
- ❖ 各種のツールに応じた最適なハードウェア環境の提供

このために ↓

- ❖ 自動ベクトル化技術の利用
- ❖ ベクトル処理機構を、従来の膨大なハードウェアから軽量化
- ❖ 頻繁なデータ転送は、計算環境内に封じ込める
(データ転送ボトルネックの防止)
- ❖ 斬新なコンパイラ最適化技術による、自動並列化、データ階層移動
- ❖ ツールの特性に合わせたハードウェア構成
(ミニマルファブのような少量多品種生産可能な設備を活用)

2

そこでスマートベクトル

- ❖ 従来のベクトルプロセッサ
 - ❖ ハードウェアによる力づくの設計
 - ❖ 大掛かり、高い、特定用途のイメージ
- ❖ コンパイラ技術も進歩した
 - ❖ 従来から自動ベクトル化は可能
 - ❖ スーパスカラなどの命令スケジューリングの進歩
 - ❖ と言ってもGPUをうまく使いこなせるレベルではない
- ❖ コンパイラに任せられる機能は、コンパイラに任せて、ハードウェアを軽量化する → スマートベクトル
 - ❖ RISC版ベクトルプロセッサ

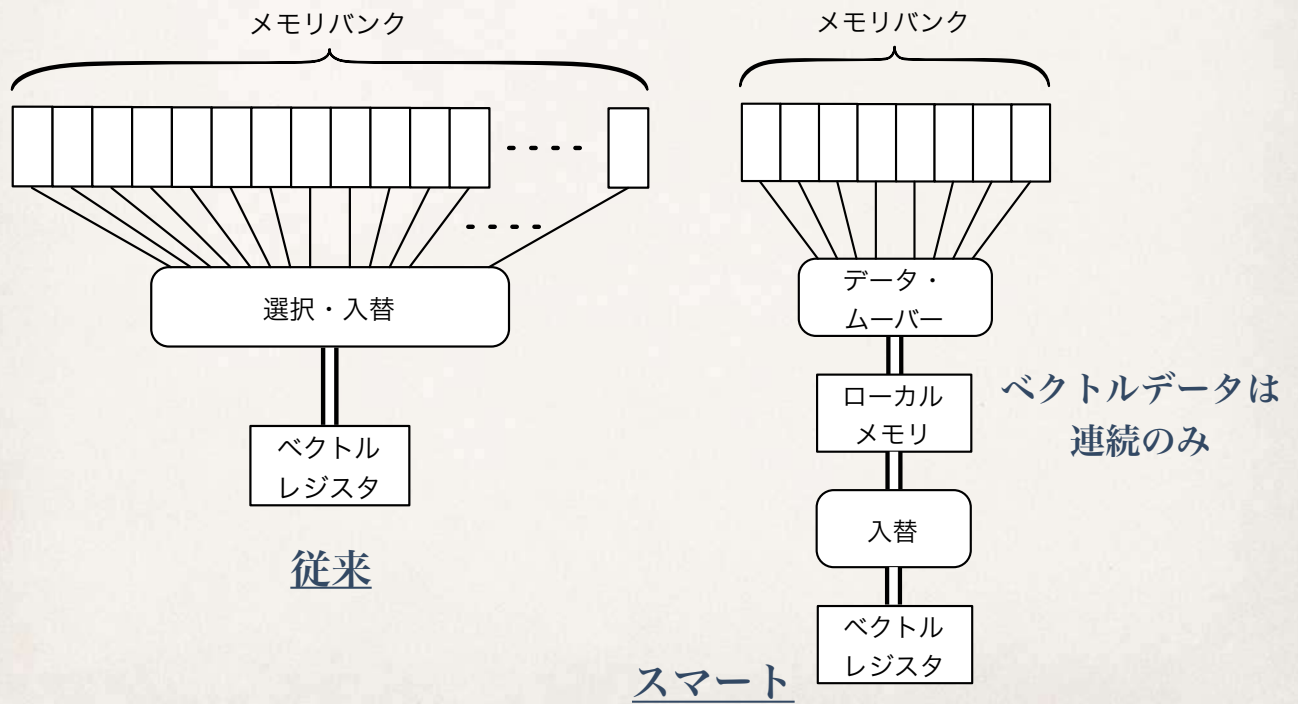
3

スマートベクトルと 従来のベクトルプロセッサの違い

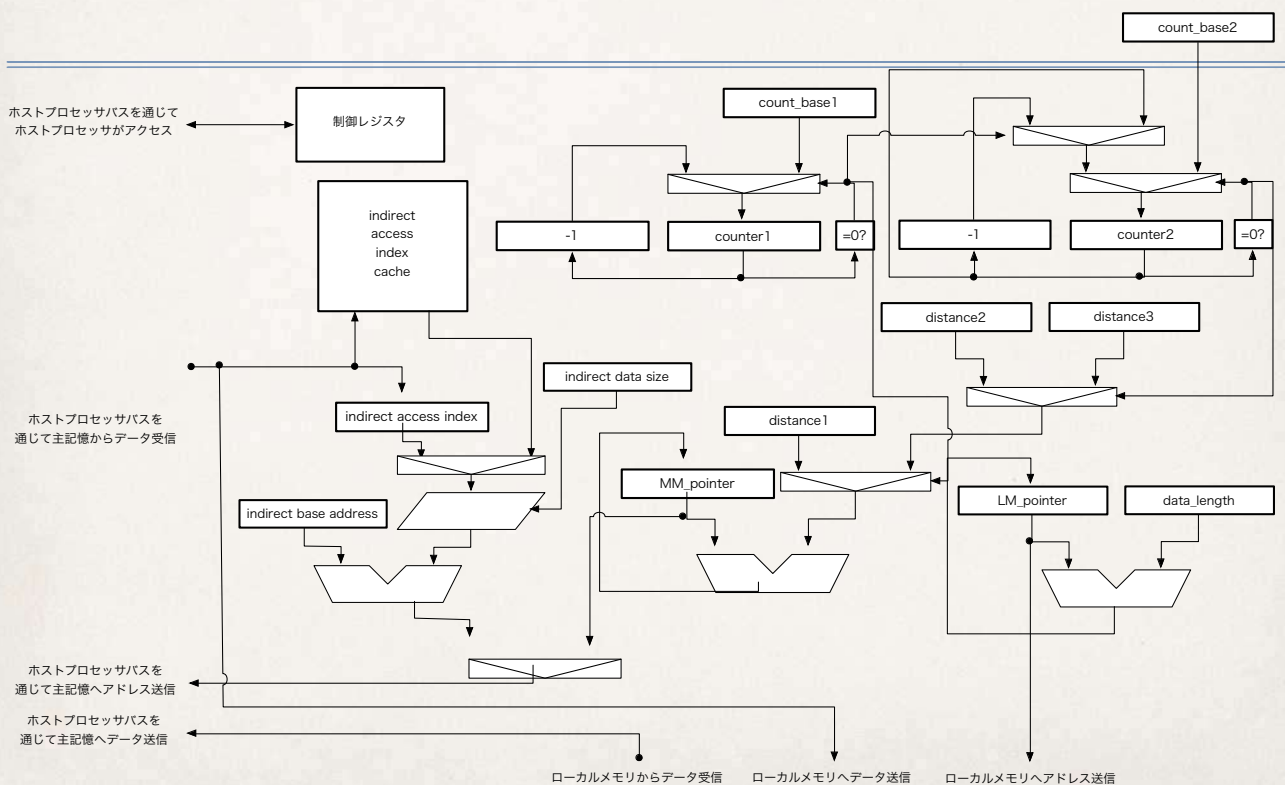
	従来ベクトル	スマートベクトル
メモリ階層	主記憶とベクトルレジスタ	主記憶とベクトルレジスタの間にローカルメモリ
ストライド／間接／サブアレイアクセス	性能向上のため大量のバンク化	主記憶とローカルメモリ間の転送時に解決
演算の種類	数値計算（浮動小数点）に特化	バイトデータや画像処理演算もサポート

4

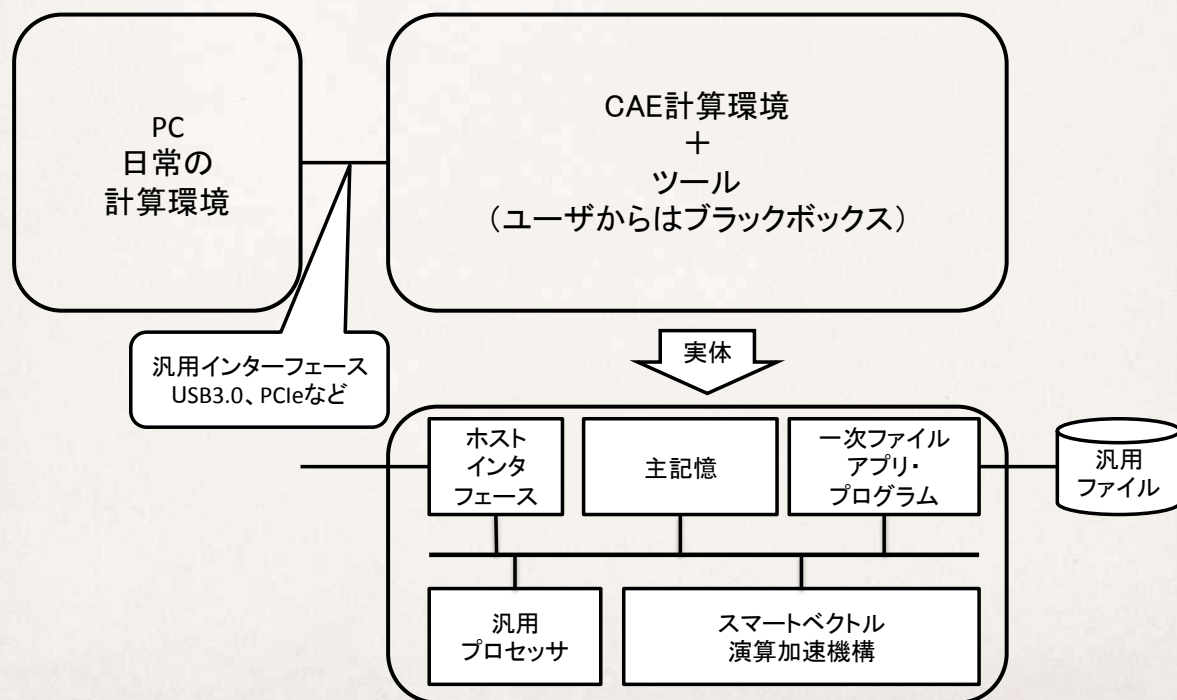
スマートベクトルと 従来のベクトルプロセッサの違い



データムーバーの構造



小規模システムの構成



7

製品仕立て

- ❖ 小規模システム（個人PC加速用）
 - ❖ エンジニアのPCに接続してシミュレーション機能のオフロード
 - ❖ CAEアプリ内蔵：接続だけで使用開始可能
 - ❖ 新規開発SoCチップ+フラッシュメモリのファイルシステム
 - ❖ アプリの特性に応じてSoCチップの再構成を行うために、少量多品種生産に向けた半導体ファブの活用
 - ❖ 部品レベルの流体計算、構造計算を数分以内
- ❖ 中規模システム（グループ利用）
 - ❖ ボードとしてサーバに内蔵しCAEアプリを内蔵
 - ❖ 新規開発SoCチップ+フラッシュメモリのファイルキャッシュ
 - ❖ アプリの特性に応じてSoCチップの再構成を行うために、少量多品種生産に向けた半導体ファブの活用
- ❖ 大規模システム（社内共有利用）
 - ❖ ボードをサーバに内蔵し、多数台クラスタとして運用
 - ❖ 中規模システムのボードを利用

開発順

8

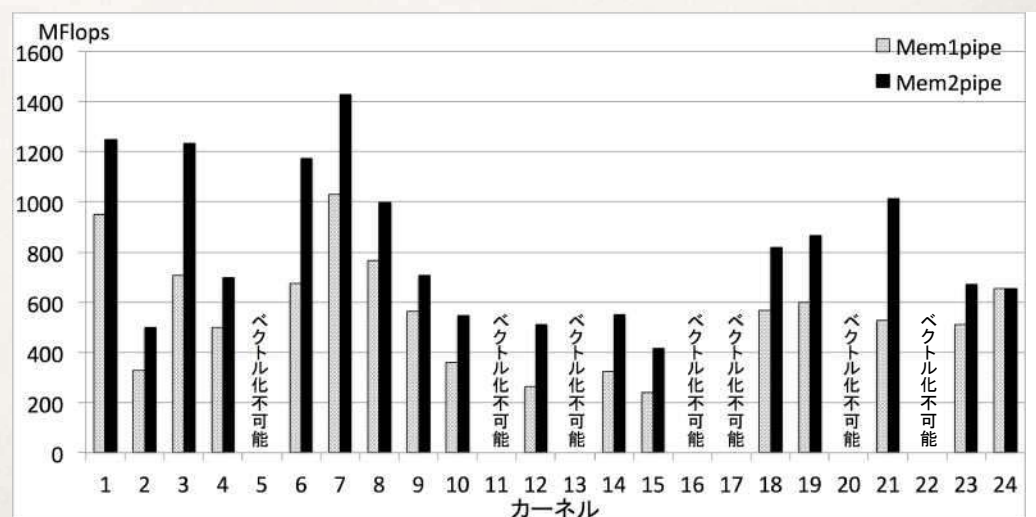
システムの開発現状

- ❖ スマートベクトル論理仕様書の作成
 - ❖ ほぼ、完了→初版を配布して意見聴取したい
- ❖ 小規模システムの前段階として
 - ❖ SoCの代わりにCPU内蔵FPGAチップのシステムを試作
 - ❖ 残念ながら、製品になるほどの性能ではない
 - ❖ 詳細検討のためのソフトウェアシミュレータを作成
- ❖ 「ベクトルコンパイラ」の開発
 - ❖ 大学間での共同研究
 - ❖ 研究レベルの『自動ベクトル化』に目処がついた
 - ❖ ローカルメモリ制御（転送スケジューリング含む）の検討中

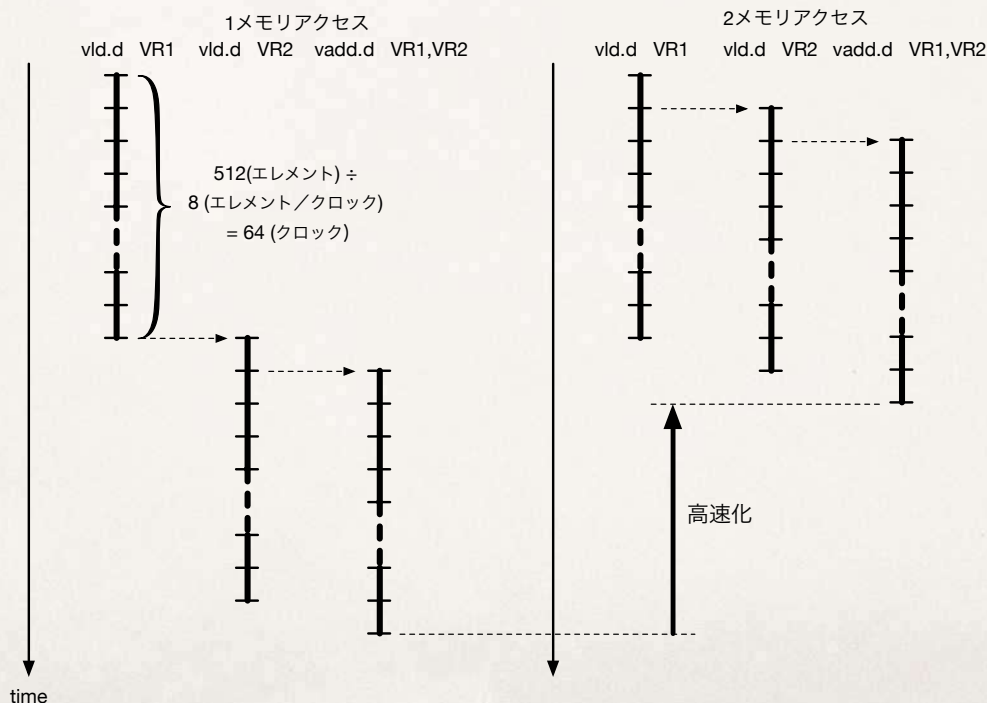
9

リバモア24ループでの評価

- ❖ リバモアループのカーネル部分をハンドコンパイル
- ❖ ソフトウェアシミュレータで実行クロック数評価
- ❖ ローカルメモリのアクセスパイプラインを1本と2本で評価
- ❖ 動作周波数：100MHz、演算パイプライン：2（加減算系と乗除算系）、ピーク性能：1600MIPS



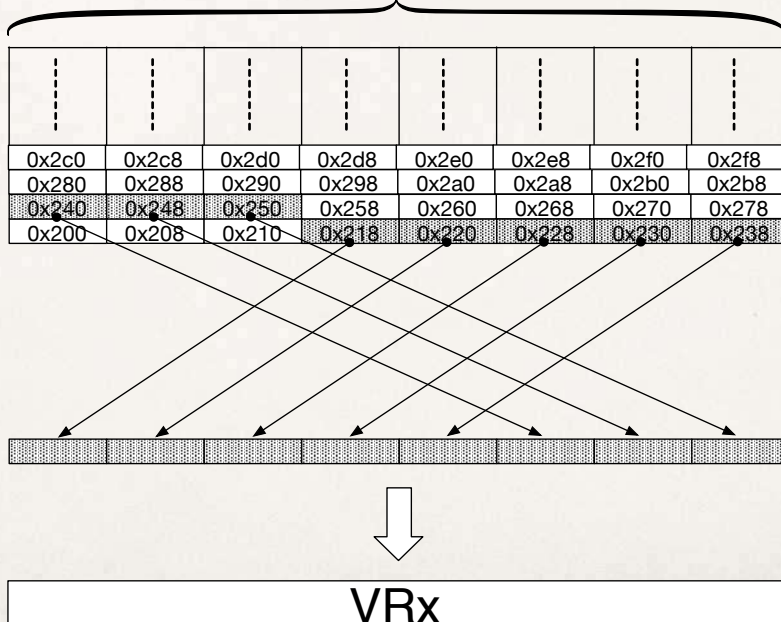
アクセスパイプライン2本化による高速化



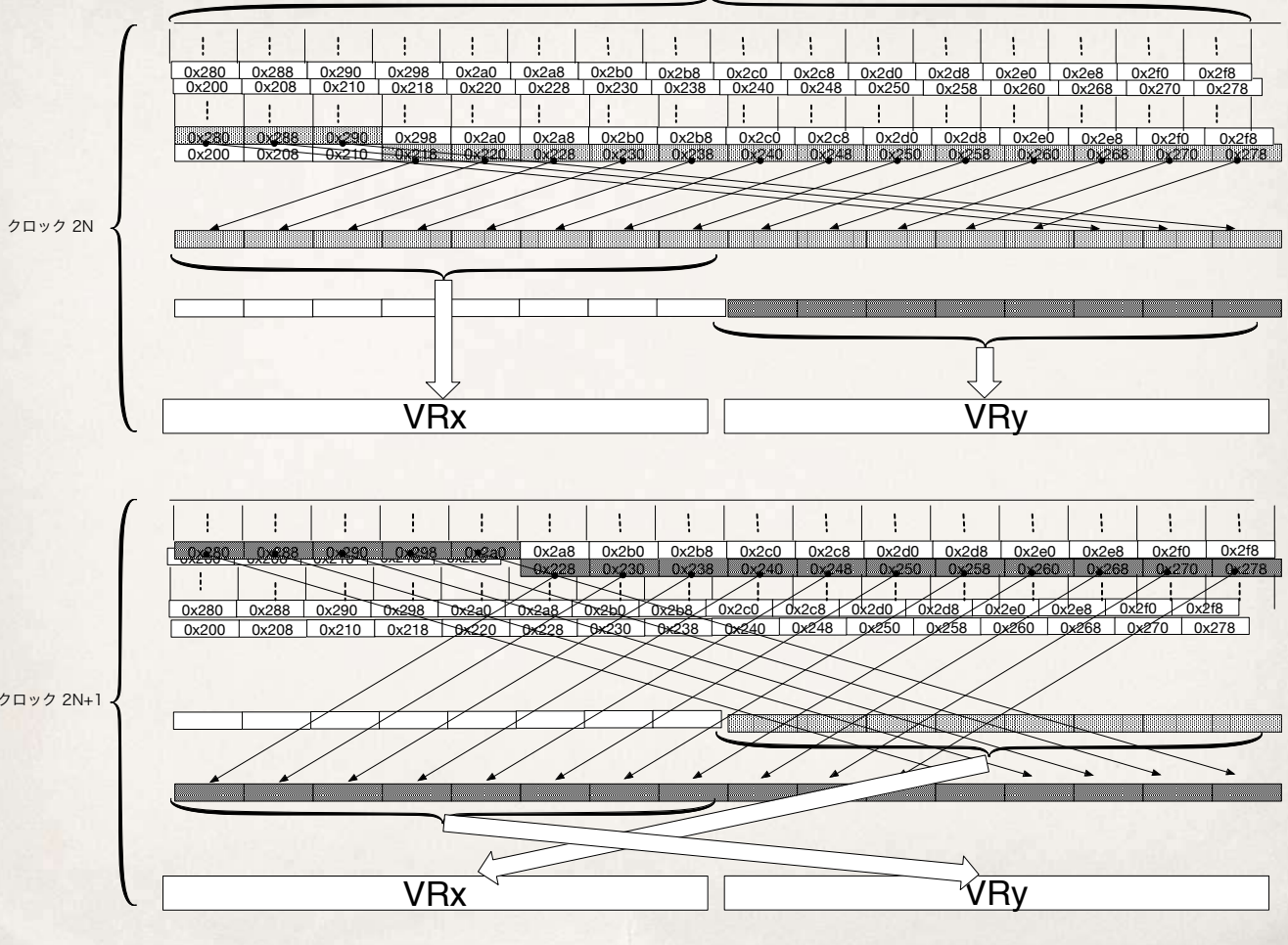
連続アクセスに限定した効果

ローカルメモリ 1メモリアクセス

8バンク構成

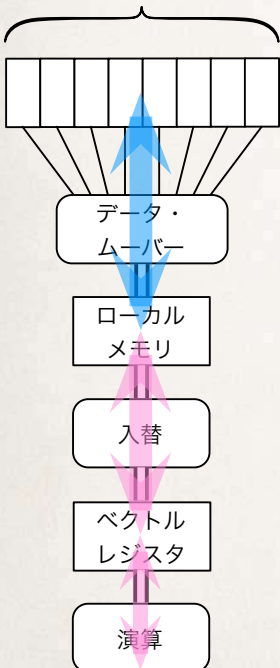


16バンク構成

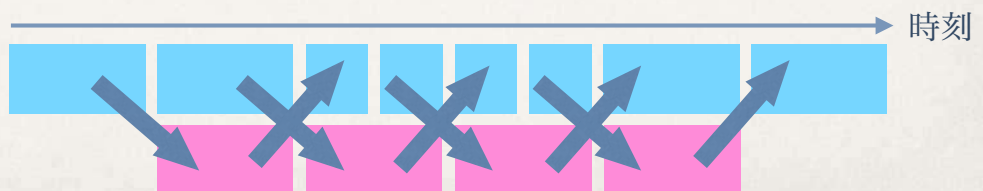


コンパイラの機能と処理の進行

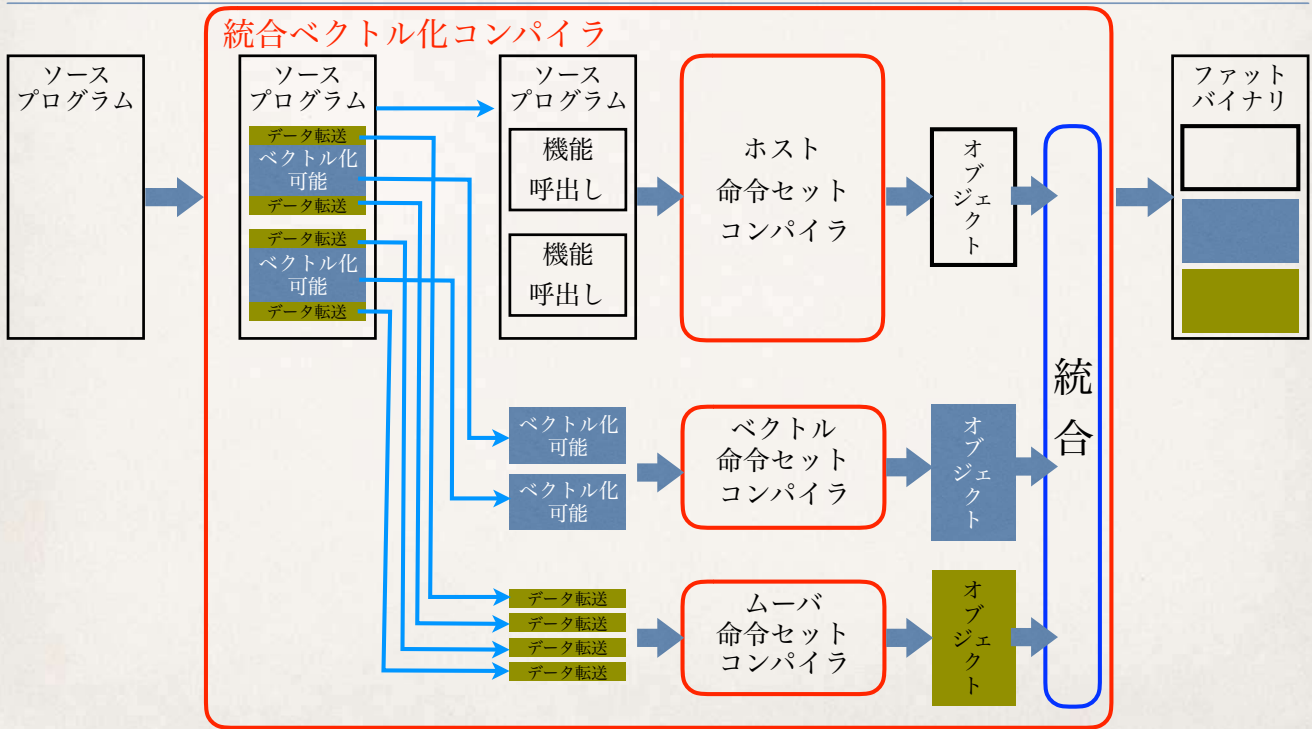
メモリバンク



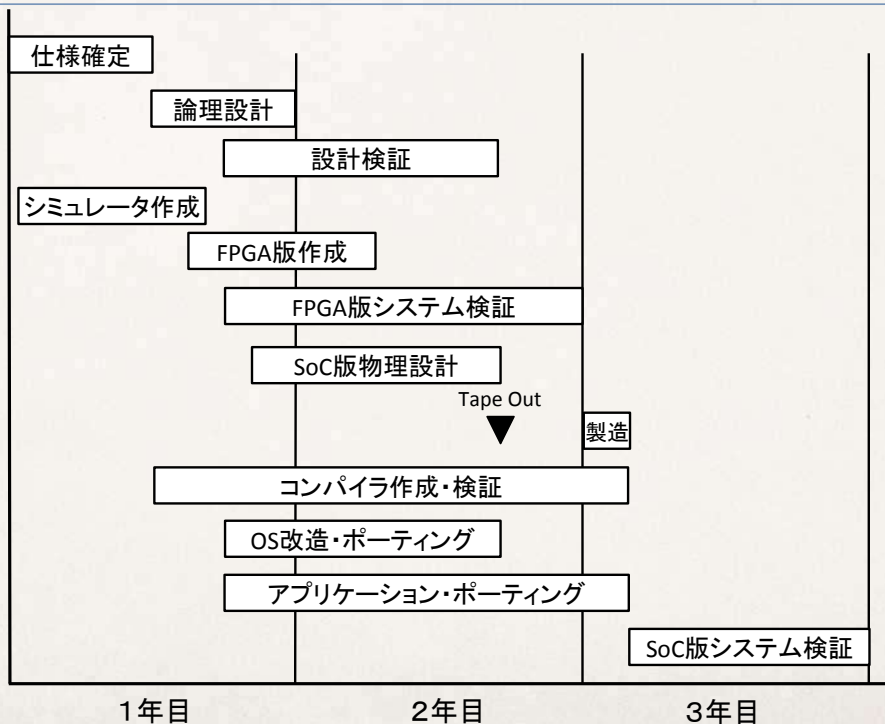
- ❖ データのブロック分割
- ❖ データの転送 (主記憶→ローカルメモリ：データ・ムーバー・プログラム)
- ❖ データの転送&演算実行 (ローカルメモリ→ベクトルレジスタ：ベクトル・プログラム)
- ❖ データ・ムーバー・プログラムとベクトルプログラムの並列実行と同期



コンパイラの機能概要



開発のスケジュール目標



課題

- ❖ 競争的資金獲得の組織作り
 - ❖ 各部分（ハード、コンパイラ、...）を担当いただけ
そうな会社は見つかった
 - ❖ 幹事会社が問題
 - ❖ ニワトリ卵の状態...

皆様のご協力をお願いいたします
